

500.38902X00

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s): Takeshi SHIBUYA, et al  
Serial No.:  
Filed: August 23, 2000  
Title: HALFTONE PROCESSING APPARATUS USING  
DISTRIBUTING PWM METHOD  
Group:



LETTER CLAIMING RIGHT OF PRIORITY

Honorable Commissioner of  
Patents and Trademarks  
Washington, D.C. 20231

August 23, 2000

Sir:

Under the provisions of 35 USC 119 and 37 CFR 1.55, the applicant(s) hereby claim(s) the right of priority based on Japanese Patent Application No.(s) 11-271800 filed September 27, 1999.

A certified copy of said Japanese Application is attached.

Respectfully submitted,

ANTONELLI, TERRY, STOUT & KRAUS, LLP

A handwritten signature in cursive script, appearing to read "Melvin Kraus", written over a horizontal line.

Melvin Kraus  
Registration No. 22,466

MK/nac  
Attachment  
(703) 312-6600

日 本 国 特 許 庁

PATENT OFFICE  
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1999年 9月27日

出 願 番 号

Application Number:

平成11年特許願第271800号

出 願 人

Applicant (s):

株式会社日立製作所

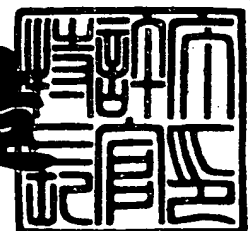


CERTIFIED COPY OF  
PRIORITY DOCUMENT

2000年 7月28日

特許庁長官  
Commissioner,  
Patent Office

及川耕造



出証番号 出証特2000-3059703

【書類名】 特許願

【整理番号】 1599003641

【提出日】 平成11年 9月27日

【あて先】 特許庁長官 殿

【国際特許分類】 B41J 2/52

【発明者】

【住所又は居所】 茨城県土浦市神立町 5 0 2 番地  
株式会社 日立製作所 機械研究所内

【氏名】 澁谷 竹志

【発明者】

【住所又は居所】 茨城県土浦市神立町 5 0 2 番地  
株式会社 日立製作所 機械研究所内

【氏名】 石井 美恵子

【発明者】

【住所又は居所】 神奈川県海老名市下今泉 8 1 0 番地  
株式会社 日立製作所 デジタルメディアシステム事業  
部内

【氏名】 谷垣 博司

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社 日立製作所

【代理人】

【識別番号】 100075096

【弁理士】

【氏名又は名称】 作田 康夫

【電話番号】 03-3212-1111

【手数料の表示】

【予納台帳番号】 013088

【納付金額】 21,000円

【提出物件の目録】

【物件名】	明細書	1
【物件名】	図面	1
【物件名】	要約書	1
【プルーフの要否】	要	

【書類名】 明細書

【発明の名称】 分散分割 PWM 階調処理装置

【特許請求の範囲】

【請求項 1】

レーザパルス幅変調 (PWM) により多段階の階調制御を行なう PWM 回路と、入力画素の階調値  $n_i$  を、閾値  $n_c$  に基づいて PWM 階調値に変換するための閾値配列と、PWM 階調値  $p$  をレーザパルスパターンに対応付ける PWM 対応テーブルを備えたレーザプリンタの階調処理装置において、  
該 PWM 階調値  $p$  は、bit 列とみなした場合に、該入力階調値  $n_i$  と 該閾値  $n_c$  との差分値  $\Delta n = n_i - n_c$  にのみ依存して値の決まる第一の bit 領域と、  
該閾値  $n_c$  の下位 4 bit または 5 bit を除いた値にのみ依存して値の決まる第二の bit 領域から構成されるとを特徴とするレーザプリンタの階調処理装置。

【請求項 2】

請求項 1 のレーザプリンタの階調処理装置において、  
該 PWM 対応テーブルは、該 PWM 階調値  $p$  の第一の bit 領域の幾つかの値に対しては、該 PWM 階調値  $p$  の第二の bit 領域の値  $s_1$  が  $s_1 = 0$  の場合、  
該 PWM 階調値  $p$  に対応するレーザパルスパターンとして不連続なパルスパターンを対応付け、 $s_1 \neq 0$  場合に連続なパルスパターンを対応付けるか、あるいは、 $s_1 \neq 0$  の場合、不連続なパルスパターンを対応付け、 $s_1 = 0$  場合に連続なパルスパターンを対応付けることを特徴とするレーザプリンタの階調処理装置。

【請求項 3】

前記請求項 1 のレーザプリンタの階調処理装置において、  
該 PWM 階調値  $p$  の第一の bit 領域は、該差分値  $\Delta n$  と適当な整定数  $d$  に対して、 $\Delta n + d$  の下位 2 bit あるいは下位 1 bit の値とは無関係に決まることを特徴とするレーザプリンタの階調処理装置。

【請求項 4】

レーザパルス幅変調 (PWM) により多段階の階調制御を行なう PWM 回路と、入力画素の階調値  $n_i$  を、閾値  $n_c$  に基づいて PWM 階調値  $p$  に変換するための閾値配列

と、該PWM階調値  $p$  をレーザパルスパターンに対応付けるPWM対応テーブルを備えたレーザプリンタの階調処理装置において、

閾値  $\theta$  とアドレスオフセット値  $p_0$  を保持するそれぞれのレジスタと、該アドレスオフセット値  $p_0$  をPWM階調値  $p$  に加算する加算器を備え、該PWM階調値  $p$  の値は、該閾値  $n_c$  と該階調値  $n_i$  の差分値  $\Delta n = n_i - n_c$  にのみ依存すると同時に、該アドレスオフセット値  $p_0$  は、該閾値  $n_c$  と 該閾値  $\theta$  の比較、あるいは、該入力画素の階調値  $n_i$  と該閾値  $\theta$  の比較に基づいて切替えられることを特徴とするレーザプリンタの階調処理装置。

#### 【請求項 5】

前記請求項 4 のレーザプリンタの階調処理装置において、  
該PWM対応テーブルによって対応づけられるレーザパルスパターンが、幾つかのPWM階調値  $p$  に対しては、 $p$  に対応するレーザパルスパターンと、 $p + p_0$  に対応するレーザパルスパターンの一方は連続で他方は不連続なパルスパターンであることを特徴とするレーザプリンタの階調処理装置。

#### 【請求項 6】

前記請求項 5 のレーザプリンタの階調処理装置において、  
該アドレスオフセット  $p_0$  が加算される以前のPWM階調値  $p$  の値は、該差分値  $\Delta n$  と適当な整数  $d$  に対して、 $\Delta n + d$  の下位 2 bit または、下位 1 bit の値とは無関係に決まることを特徴とするレーザプリンタの階調処理装置。

#### 【請求項 7】

前記請求項 3 または前記請求項 6 のレーザプリンタの階調処理装置において、  
一様入力に対する該 PWM 階調値  $p$  は、入力階調値  $n_i$  の下位 2 bit 値の増加に対応して 4 画素間で順次巡回しながら増加することを特徴とするレーザプリンタの階調処理装置。

#### 【請求項 8】

前記請求項 3 または前記請求項 6 のレーザプリンタの階調処理装置において、  
レーザプリンタは、少なくとも 3 色以上の面順次の印画プロセスにより、多色印刷を行なうカラープリンタであって、前記閾値配列を、各色面に対応して備え、色面毎に該閾値配列を切替えることを特徴とするカラーレーザプリンタの階調処

理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、プリンタ、ファックスなどの画像を点（画素）の集合として印画する画像出力装置に関し、特に、レーザパルス幅変調（PWM）と複数の画素の組合せにより連続階調を表現するための画像処理を行なう装置のためのものである。

【0002】

【従来の技術】

従来、レーザプリンタの階調性の改善のためには、一画素をさらにレーザパルス幅変調（PWM）により、さらに細分する方法が多く用いられていた。

【0003】

しかし、レーザパルスの幅を短くした場合、感光体やトナーの帯電特性などの製品ばらつきや、温湿度等の環境変化による不安定性の影響を受けやすくなるために、画像濃度の薄いハイライト部分の階調再現が不安定になったり、レーザの立上りや感光体の応答の遅れなどにより、レーザパルス分割数に見合った階調密度が得られない問題を生じていた。

【0004】

このような問題に対する従来技術として、文献「ハイライト再現を重視した新しいスクリーン技術」（Japan Hardcopy '95 論文集 p143-p146, 織田康弘 他）では、ハイライト部のみ、階調処理を離散的な網点に切替え、孤立点での狭幅のレーザパルスの使用を避ける方法が開示されている。また、特開平9-331448号公報においては、環境条件の変化などに対応して、PWM出力に対してルックアップテーブルにより調整を加えることで、再現画像を安定化する方法が開示されている。さらに、特表平6-504004号公報（USP 5,134,495）では、画素閾値を越えないレーザ光の多重露光を用い、レーザプリンタの解像度を本来のエンジン性能を越えて増加させる解像度変換を行なう技術が開示されている。

## 【0005】

## 【発明が解決しようとする課題】

これら従来技術のうち、ハイライト部を網点化する方法は、ハイライト部の階調再現の安定化には効果的であるが、プリンタエンジン本来の最小画素が大きい場合には、目の荒い孤立網点が強調されハイライト部分のノイズ感が問題となる。

## 【0006】

また、特開平9-331448号公報に開示されている様に、ルックアップテーブルにより環境や径時変化に対するフィードバックを行なおう場合、きめ細かい環境変化に対応させるためには大きなルックアップテーブルを用意するか、あるいは、環境変化に連続的に対応させるための補間手段を併用しなければ、ルックアップテーブルの切替えの発生する境界環境で、逆に画像の不安定性を強調することになる。もちろん、環境条件によるフィードバックを行なわず、単にルックアップテーブルでPWM出力値を修正するだけでは、従来から階調処理に対して常識的に施される $\gamma$ 補正と特徴的な違いはない。

## 【0007】

一方で、レーザパルス細分により静電潜像のポテンシャルが浅くなることに起因するハイライト部分の不安定領域は、潜像電位におけるトナー付着限界付近の不安定な電位領域が広くなることにともなって拡大する。従って、このようなハイライト部分の不安定領域が広くなると、温湿度の他、感光体の個々のばらつきや、感光体上の特性分布なども影響し、ルックアップテーブルを用いたフィードバック補正だけでは十分な安定化は困難となる。このため、不安定な電位領域の発生を抑えた小さくて深い静電ポテンシャルの形成がハイライト画質安定化のための重要な要素となる。

## 【0008】

しかし、特表平6-504004号公報に示されるような解像度変換による方法では、「画素格子であって格子解像度が装置解像度と異なる格子を使用する」とあるように、実質的には装置解像度を超える補間画素の画素値情報を必要とする。このため、メモリや回路のコストやデータ転送時間が増大する。



## 【0 0 0 9】

また、解像度変換は感光体などの特性が比較的安定な高級機では有効な手段としても、これらの特性が比較的不安定な普及機の場合には、やはり孤立点の再現は本来のプリンタエンジン解像度のドットに比べて不安定となるため、細線再現などには向かず、結局、網点ディザ処理のような複数ドットを組にする階調表現や、フォントなどのエッジのスミージングのようにドットのクラスタとの関係でしか有効にならない。

## 【0 0 1 0】

本発明の目的は、特性の不安定な普及型のレーザプリンタに対しても、安定にハイライト階調密度を増加させる階調処理を、A S I C内に実装容易な簡易回路により実現し、低コストに高速高画質な画像処理装置を行なうことにある。

## 【0 0 1 1】

## 【課題を解決するための手段】

上記問題は、プリンタエンジン本来の1画素をさらに細分する PWM パルスパターンとして、1画素中を離散的に分割するパルスパターンと、1画素中を連続的に分割するパルスパターンの複数のパルスパターンを設け、ハイライト部と他部で、離散的パルスパターンと連続的パルスパターンをルックアップテーブルにより切替え、かつ、これを複数網点を循環的に成長させる網点ディザによる階調処理と両立させることによって解決される。

## 【0 0 1 2】

## 【発明の実施の形態】

次に、本発明の一実施の形態について図面を参照して説明する。

図12は、本発明を適用した階調処理装置9を搭載したコントローラボード31を内蔵するカラーレーザプリンタ30の構成図を示す。図12では、コントローラボード31は、機構部と平行して、プリンタ底面に垂直に搭載されているため破線で示している。本発明の階調処理装置は、感光体ベルト32およびレーザ光学装置33を制御する水平同期信号および垂直同期信号に同期して、実時間で入力画像信号を展開し、感光体ベルト上に静電潜像を形成する。

## 【0013】

なお、以下の実施の形態においてはカラー印刷を例にとって説明するが、本発明の階調処理装置は単色（モノクロ）の印刷にも適用できることは言うまでもない。

## 【0014】

図1は、本発明の一実施の形態における階調処理装置を適用した600dpiのカラーレーザプリンタにおける画像処理の流れを示している。印刷対象となる画像データ1は、プリンタの上位装置より送られ、1ページ分のRGBデータとして、入力バッファ2に蓄えられる。プリンタエンジン13は、YMCKの各面毎に現像を行なうため、図1の入力バッファ2以降の処理は、一つのカラー画像に対してYMCKの4面分4回繰り返される。

## 【0015】

最初に4色分解手段5は、RGB点順次データからYellowを算出するように必要に応じて内部を初期化する。これに対応して、 $\gamma$ 補正手段7は $\gamma$ 補正值テーブル8からYellowに対応した補正值を内部の参照テーブルにロードする。また、ディザ回路10はYellowに対応した閾値配列及びその配列のサイズデータをテーブル11からロードし、内部を初期化する。この閾値配列は、図8の閾値配列27の如く0から255以下の8bitで表現される値の配列である。

## 【0016】

これにより入力バッファ2から送られるRGBデータは、色補正手段3による色補正、4色分解手段5によるYellowデータへの変換、 $\gamma$ 補正手段7による階調補正を受けた後、階調処理装置9によりPWM信号12としてプリンタエンジン13に出力される。

## 【0017】

Yellow1ページ分の処理が終了すると、4色分解手段5、 $\gamma$ 補正手段7、ディザ回路10はそれぞれ必要なパラメータを今度はMagenta用に再ロードして初期化した後、同様の処理によりMagenta1ページ分のPWM信号12をプリンタエンジン13に送出する。

## 【0018】

以下同様にCyan、Blackに対する処理が行なわれる。これらの各色面の切替えは、プリンタエンジンの垂直同期信号に同期して行なわれる。このとき、各色面毎に閾値配列を変更可能なように設定しておいてもよい。

## 【0019】

次に、階調処理装置9の例を図2に示す。図2の例では、階調処理装置9への入力値  $n_i$  を256階調(8bit)、またPWMによる1ドットの分割数を4分割、分割パターン指定に3bitを使用する。

## 【0020】

ここで、図2におけるOR回路15及びOR回路35は、ともに入力4bitの全bitのOR値をとることで、入力4bit値の零・非零に対応して、0、1の1bit値を出力する回路である。また、OR回路16は、5bitの入力  $i_0$  と1bitの入力  $i_1$  に対して、 $i_0$  の各bit毎に  $i_1$  とのOR値をとった5bit値を出力する。同様にNAND回路17は、5bitの入力  $j_0$  と1bitの入力  $j_1$  に対して、 $j_0$  の各bit毎に  $j_1$  の否定値とのAND値をとった5bit値を出力する回路である。

## 【0021】

図2のNAND回路17含む前半の処理では、まず入力信号  $n_i$  の階調範囲と、ディザ閾値  $n_c$  との差分  $\Delta n = n_i - n_c$  を算出する。次いで、差分  $\Delta n$  が  $\Delta n < 0$  の場合には、減算回路14のアンダーフロー(underflow)信号により、NAND回路17の出力を全bitを0とする。また、 $\Delta n \geq 16$  の場合には、まずOR回路15により減算回路14のアンダーフロー信号を除く上位4bitと、OR回路16によりその出力値の全5bitが1となる。その他の場合( $0 \leq \Delta n < 16$  の場合)にはOR回路16への入力値5bitそのままがNAND回路17から出力される。これらの動作により、NAND回路17の出力までに8bitの  $\Delta n$  は5bitの0~15(及び全bit=1, 即ち31)の値に切り詰められる。

## 【0022】

次に、NAND回路17の後段では、NAND回路17の下位2bitを切

捨てた上位 3 b i t に、OR回路 35 の出力の 1 b i t を上位に付加した 4 b i t 値を PWM 変換テーブル 22 の選択信号とする。PWM 変換テーブル 22 は、この選択信号に従って、従って 4 b i t の PWM パルスパターン値を選択し出力する。最後に PWM 発生回路 23 は、PWM 変換テーブル 22 により選択された、パルスパターン値を最終的な PWM 信号として、プリンタエンジンに出力する。

## 【0023】

ここで、上記の説明で、差分  $\Delta n$  のうち、アンダーフロー信号を除いた 8 b i t の上位 3 b i t は、OR回路 16 に入力される前に切り捨てて 5 b i t の信号  $i_0$  としているが、この上位 3 b i t の回路上の切り捨て位置は特に重要ではない。例えば、NAND回路 17 の出力まで 8 b i t のままで処理をし、その後で上位 3 b i t 及び下位 2 b i t 切り捨てる実装も容易である。

## 【0024】

次の図 3 には PWM 変換テーブル 22 の設定例を示す。図 3 の PWM 変換テーブル 22 の入力値では、下位 3 b i t の値が差分値  $\Delta n$  で決定する第一の b i t 領域、最上位 1 b i t が閾値  $n_c$  の上位 4 b i t で決定する第二の b i t 領域になっており、図 3 の PWM 変換テーブル 22 は、第二の b i t 領域が 0 である 22 a と、第二の b i t 領域が 1 である 22 b とから構成されている。

## 【0025】

また、これらのパルスパターン値の組合せに対応して印画されるドットの対応関係を図 4 の (a) ~ (h) に示す。特に図 4 では、離散的にドットが成長する孤立ドットの成長パターンを示している。図 4 の (a) ~ (h) では、上段の 4 桁毎に区切られた 0, 1 の列 37 a ~ 37 h が、PWM 発生回路へ入力されるパルスパターン値、中段のパルスパターン 38 a ~ 38 h が PWM 発生回路 23 からの出力 PWM 信号、下段のドット形状 39 a ~ 39 h が印画されるドット形状を示している。なお、図 4 では各信号は左から右へ解釈され、対応するドット 39 a ~ 39 h も左から右へ成長する。

## 【0026】

図 4 では、プリンタエンジン本来の 1 ドット分のパルスを 4 分割しているので、パルスパターン値 4 桁がプリンタエンジンの 1 ドット分の ON/OFF パター

ンに相当する。この場合図4 (a) と図4 (b) に見られるように、孤立ドットの形成においては、パルスパターン値1010に対応するドット39a は、パルスパターン値1100に対応するドット39b よりも小さく形成される。また、パルスパターン値1101に対応するドット39c は、パルスパターン値1100に対応するドット39b より大きくパルスパターン値1110に対応するドット39d より小さいちょうど中間的な面積のドットとして形成される。

## 【0027】

一方で、孤立するドットのパルスパターン値を1000とした場合には、パルスパターン値1010に対するドット39a よりも薄いドットが形成されるが、この場合の画像濃度は極端に薄く、パルスパターン値1100に対するドット39b に対して、著しく濃度差の開いた不自然な階調となるばかりでなく、温度・湿度などの環境や、機差の影響を敏感に受ける不安定な画像となる。

## 【0028】

従って、図3のテーブル22aに示したようなテーブル指定により、低階調部の再現に重要な孤立ドットに対する有効な階調密度が従来に倍化する。

## 【0029】

しかし、一方で図4の(e)～(h)のように、プリンタエンジンの1ドットを越えて印画ドットが成長する部分では、印画ドットが十分な大きさに成長しているために、図3のテーブル22aに従うよりは、図3のテーブル22bに従う方が自然な階調性が確保される。このため、本実施例のように印画ドットが孤立する場合とその他の場合で、使用されるパルスパターンを切替えることが有効な階調特性改善手段となる。

## 【0030】

先の図2の処理の流れを次の図5にフローチャートにより示す。ただし、図5では説明上PWM階調値pを第一のbit領域(図2でのPWM階調値pの下位3bit)の意味で用い、第二のbit領域(図2でのPWM階調値pの上位1bit)の値sと区別する。

## 【0031】

処理は各色面毎のページ単位で行なわれる。まず、ページ処理に先立つ初期化ステップ100では、PWM変換テーブル22をPWM補正回路21にそれぞれ

ロードする。

【0032】

次のステップ101では、入力画素値  $n_i$  と閾値  $n_c$  をロードし、ステップ102で差分  $\Delta n$  を算出し、また、入力画素値  $n_i$  の上位4bitを  $s_1$  とする。このステップ101の閾値  $n_c$  は、図1のディザ回路10により、後で説明する図7に示すような閾値配列27あるいは、簡略化閾値配列28に基づいて入力画素値  $n_i$  と同期して逐次入力される。

【0033】

次いで、ステップ103では  $pwm$  出力値  $p$  を、 $\Delta n < 0$  ならば  $p = 0$ 、 $\Delta n \geq 16$  ならば  $p = 7$  (3bit full)、 $0 \leq \Delta n < 16$  ならば  $p = (\Delta n / 4)$  とする。ただし、 $\Delta n$  を4で除した余りの処理は切捨てとなる。

【0034】

この  $p$  をインデックスとして、 $s_1 = 0$  の場合には、ステップ104aのPWM変換テーブル22aによるPWM補正回路21aの出力を  $p'$  とし、 $s_1 \neq 0$  の場合には、PWM変換テーブル22bによるPWM補正回路21bの出力を  $p'$  とする。

【0035】

最後にステップ105でPWM発生回路23は、PWM出力レベル  $p'$  を、パルス幅変調されたPWM信号としてプリンタエンジン13へと出力する。

【0036】

以上の処理を、1ページ分の画素の処理が終了するまで、ステップ101との間で反復した後、次ページあるいは次色面の処理として図5の処理が最初から繰り返される。

【0037】

次の図6には、図2の回路における入力階調値  $n_i$  と閾値  $n_c$  に対するPWM階調値  $p$  の対応関係を表として示した。図6では入力階調値  $n_i = 0 \sim 255$  を行とし、 $4 \times 10$  組の閾値  $n_c = \{16k, 16k+1, 16k+2, 16k+3\}$  ( $k=0, 1, 2, \dots, 9$ ) を列とする。また、図6に対応する閾値の組

の配置例は、後の図 8 の閾値配列 2 7 に示す。

【 0 0 3 8 】

図 6 では、 $n_i=0\sim 3$ までの入力階調値に対応する PWM 階調値  $p$  は、 $p = 0$  または 8 で、図 3 からいずれも対応するパルスパターンは 0000 であることから、 $n_i=0\sim 3$ までは階調表現としては重複している。従って、図 6 の 4 0 個の閾値の組み合わせによる論理的な出力階調数は 1 6 1 階調となっている。

【 0 0 3 9 】

次の図 7 に、これらの図 2 に示された階調処理装置 9 との組合せで分割 PWM の分散処理を実現する閾値配列の構成方法を示す。

【 0 0 4 0 】

まず、基本閾値パターン 2 5 を  $K$  とし、閾値間隔  $\Delta h$  を  $\Delta h = 16$  とする。 $K$  から、 $K \cdot \Delta h$ ,  $K \cdot \Delta h + 1$ ,  $K \cdot \Delta h + 2$ ,  $K \cdot \Delta h + 3$  により生成される 4 つの閾値パターンにより拡張閾値パターン 2 6 を構成する。次にこの拡張閾値パターン 2 6 を行・列とも周期的に閉じる矩形領域に充填することで図 7 の閾値配列 2 7 を得る。ディザ回路 1 0 はこの閾値配列 2 7 を周期的に繰り返し使用することで閾値  $n_c$  を発生するが、この閾値配列 2 7 は、上 2 行を図中に矢印 A で示した位置 (6 列目) で左にシフトしながら下方に 1 0 段積み重ねた構造になっている。従って閾値配列 2 7 全体のかわりに、上 2 行からなる簡略化閾値配列 2 8 を、プリンタエンジン 1 3 の水平同期信号に同期して入力画像の 2 行毎に初期の列アドレスを 6 列づつシフトしながら反復使用することでさらに実装上のメモリを節約することも可能である。

【 0 0 4 1 】

また、図 7 の例では、基本閾値パターン 2 5 における "1" と "2" の配置を入れ換えて閾値配列を構成することも可能である。この場合には、基本閾値パターン 2 5 で "1" に対応して出力される印画ドットも、基本閾値パターン 2 5 で "0" に対応して出力される印画ドット同様に図 3 のパターン 1 の PWM パルスパターンで出力する方が望ましい。

【 0 0 4 2 】

このような変更に対しては、図 2 の OR 回路 3 5 の入力を閾値配列  $n_c$  の上位

3bitに変更することで、容易に対応することができる。

#### 【0043】

以上の説明における閾値配列27は、図7に○で示したように、一様な中間階調値に対して水平方向に対して約18.4度の角度をなす網点格子を出力する。この網点格子が水平方向に対してなす角はスクリーン角と呼ばれる。通常のカラー印刷では、再現色を安定化させる目的で、各色面毎に異なるスクリーン角が使用される。

#### 【0044】

次の図8には、種々のスクリーン角 $\theta$ に対応する基本閾値パターンKの例を表にまとめて示す。表中の値には、 $(\text{総階調数}) = (\text{セル数}) \times \Delta h + 1$ の関係がある(ここでは、 $\Delta h = 16$ )。

#### 【0045】

カラー印刷の場合に、これらの閾値パターンを各色に割り付ける例としては、Cyanに図7、Magentaに図8(a)、Yellowに図8(b)、Blackに図8(c)を割り付けると、比較的網点の重ねによるモアレの目立ちにくい再現画像が得られる。もちろん、MagentaとCyanに割り付けるパターンは逆でも良い。

#### 【0046】

また、図8(d)は網点密度を重視した場合、図8(e)は階調性を重視した場合の閾値パターンの例となっている。ただし図8(e)では、基本閾値パターンの各セルに全て異なる値を割り付けた場合には、総階調数が256を越えてしまうため、基本閾値パターンの各セルに割り付ける閾値を一部重複させることで、基本閾値パターンの階調数を16階調(0階調を含めると17階調)とし、総階調数を256階調としている。

#### 【0047】

逆に図8(a)～(d)の例では、総階調数は256階調に満たない。この場合、入力階調値が総階調数  $n_{\max} + 3$  を越えた場合には、図6からも類推されるように、出力ドットは全てONとなり、いわゆる高階調部の潰れが発生する。このような場合には、階調処理装置9 前段の  $\gamma$  補正手段7の  $\gamma$  補正值を、



図9に示すように、およそ総階調数  $n_{max}$  を越えない値に抑えることで容易に補正される。

【0048】

図9の例では、さらにハイライト部の入力  $n_i = 0 \sim 3$  階調までのつぶれも除くために、 $\gamma$  補正值全体を+3程オフセットしている。

【0049】

以上の実施例はもっとも簡潔な実装を与えるものであるが、多少の実装の複雑化が問題にならないければ、さらに柔軟な回路構成が可能である。次の図10には、PWM段数が2のべき乗にならない場合にも図2と同様の効果が得られる例を示す。

【0050】

まず、図2との比較で図10に対して追加・変更された機能について説明する。図2で overflow 処理を行なうOR回路15は、図10では比較回路44に対応する。図2のOR回路15は、 $\Delta n \geq 16$ の場合に overflow 信号1を出力するのに対して、図10の比較回路46は、予めレジスタ40に設定された値  $\Delta h$  に基づいて、 $\Delta n \geq \Delta h$  の場合に overflow 信号1を出力する。その結果、図10の AND回路17からの出力は、0以上  $\Delta h$  以下、または、全bit=1の値に制限される。

【0051】

このNAND回路17からの出力に対して、図2の場合では、下位2bitを固定的に切り捨てていたが、図10の例では、下位2bitの切り捨てと、下位1bitの切り捨てを、選択回路46によって、予めレジスタ41に設定しておいた値に従って選択可能としている。

【0052】

このNAND回路17の出力の下位bitの切り捨てbit数を  $s$  とすると、 $2^s$  は、図7の例で見てきたように、階調を分散する網点数に対応する。図7の例では  $s=2$  のbit切り捨て量に対応して、4つ ( $= 2^2$ ) の網点間で巡回しながら成長するディザパターンが構成されているが、 $s=1$  の場合には、2つ ( $= 2^1$ ) の網点間で交替的に成長するディザパターンが構成できることも容易に類推される。これには、例えば、 $\Delta h = (\text{PWM段数}) \times 2^s$  として、図7の拡張閾値26の構成における  $\Delta h \cdot K + 2$  のパターンを  $\Delta h \cdot K$  のパターンで、 $\Delta h \cdot K + 3$  のパターンを  $\Delta h \cdot K + 1$  のパターンで置

き換えれば良い。

【 0 0 5 3 】

また、一方で、図2のOR回路35は  $nc \geq 16$  の場合のみ1を出力し、これをPWM変換テーブル22の選択信号の上位bitとしてアドレス切り替えに用いていたが、図10では、比較回路45と選択回路47により、予めレジスタ42に設定した閾値  $\theta$  にたいして、 $nc \geq \theta$  の場合にのみ、PWM変換テーブルの選択信号48にアドレスオフセットとしてレジスタ43に設定しておいた値を加算する。

【 0 0 5 4 】

これらの変更に対して、図10の回路は、レジスタ40の値( $\Delta h$ )を16、レジスタ41の値を0、レジスタ42の値( $\theta$ )を16、レジスタ43の値(po)を8、とした場合に図2と同じ動作をすることになる。

【 0 0 5 5 】

これの他に、図10の回路では、レジスタ40の値( $\Delta h$ )を24、レジスタ41の値を0、レジスタ42の値( $\theta$ )を24、レジスタ43の値(po)を7とすることで、PWM段数を6段、網点の分散数を4とすることなどが可能である。この場合に適応するディザ閾値は、図7での構成方法において、基本閾値パターンKへの乗数  $\Delta h$  を24に変更することで容易に構成可能される。

【 0 0 5 6 】

次の図11は、もう一つの実装例である。図11では、レジスタ40 ( $\theta$ ) との比較を入力画素の階調値  $ni$  とで行う例である。この場合にも図10と同じ効果が選られる。また、図11ではNAND回路17の出力の下位bitは、単純に切り捨てるのではなく、OR回路50および加算回路51,52により、切り上げとして上位bitに加算するようになっている。

【 0 0 5 7 】

この処理により、先の図2に相当する ( $\Delta h=16$ 、 $s=0$ 、 $\theta=16$ 、 $po=8$  とした場合) 設定に対する図6相当の入出力対応関係は、図6を3行上にずらした関係、即ち入力階調値に整数3を加えた対応関係と等価となり、図9に関して述べた+3のオフセットを不要にできる。

【 0 0 5 8 】

なお、このことから、例えばこの場合(図11で $\Delta h=16$ 、 $s=0$ 、 $\theta=16$ 、 $p_0=8$ とした場合)には、選択回路46からの出力信号としてのPWM階調値 $p$ は、 $\Delta n-3$ 、あるいは $\Delta n+1$ の下位2bitに依存しない値となることが分かる。特に注目すべきことは、図7に示したような閾値パターン構成法との組み合わせによる網点成長の分散効果の本質は、入力階調値 $n_i$ と閾値 $n_c$ との差分 $\Delta n = n_i - n_c$ の(必要ならばさらに定数を加算した値)下位bitを切り捨てる効果によって得られていることにある。

【 0 0 5 9 】

【発明の効果】

以上説明したように、本発明によれば、クラスタリングされたスクリーン角付き網点ディザと両立するPWMの分散処理と、ハイライト部での分割されたPWMの出力パターンにより、安定にハイライト階調密度が改善される。また、本発明では上記効果が小規模の回路構成により実現され、高解像度・高階調で安定な階調処理をASIC上に実装することが容易となる。

【図面の簡単な説明】

【図1】本発明を含むデータ処理の流れを示す図である。

【図2】本発明の階調処理装置の例を示す図である。

【図3】PWMパルスパターンの対応表である。

【図4】PWMパルスパターンと印画ドットの対応図である。

【図5】階調処理装置の動作フローを示す図である。

【図6】入出力対応例を示す図である。

【図7】基本閾値パターンからの閾値配列の構成法を示す図である。

【図8】その他のスクリーン角を実現する基本閾値パターン例を示す図である。

【図9】 $\gamma$ 補正の例を示す図である。

【図10】本発明の階調処理装置のその他の実現例である。

【図11】本発明の階調処理装置のその他の実現例である。

【図12】本発明の階調処理装置を搭載したカラーレーザプリンタの例を示す図である。

【符号の説明】

- 1 …画像データ、
- 2 …入力バッファ、
- 3 …色補正手段、
- 5 …4色分解手段、
- 7 … $\gamma$ 補正手段、
- 8 … $\gamma$ 補正データ、
- 9 …階調処理装置、
- 10 …ディザ回路、
- 11 …閾値配列テーブル、
- 12 …PWM信号、
- 13 …プリンタエンジン、
- 14 …減算回路、
- 15 …OR回路、
- 16 …OR回路、
- 17 …NAND回路、
- 22 …PWM変換テーブル、
- 23 …PWM発生回路、
- 25 …基本閾値パターン、
- 26 …拡張閾値パターン、
- 27 …拡張閾値配列、
- 28 …簡略化閾値配列、
- 30 …カラーレーザプリンタ、
- 31 …コントローラボード、
- 32 …感光体ベルト、
- 33 …レーザー光学装置、
- 35 …OR回路、
- 37 a …PWMパルスパターン、
- 38 a …PWM信号、

3 9 a …印画ドット、

44…比較回路、

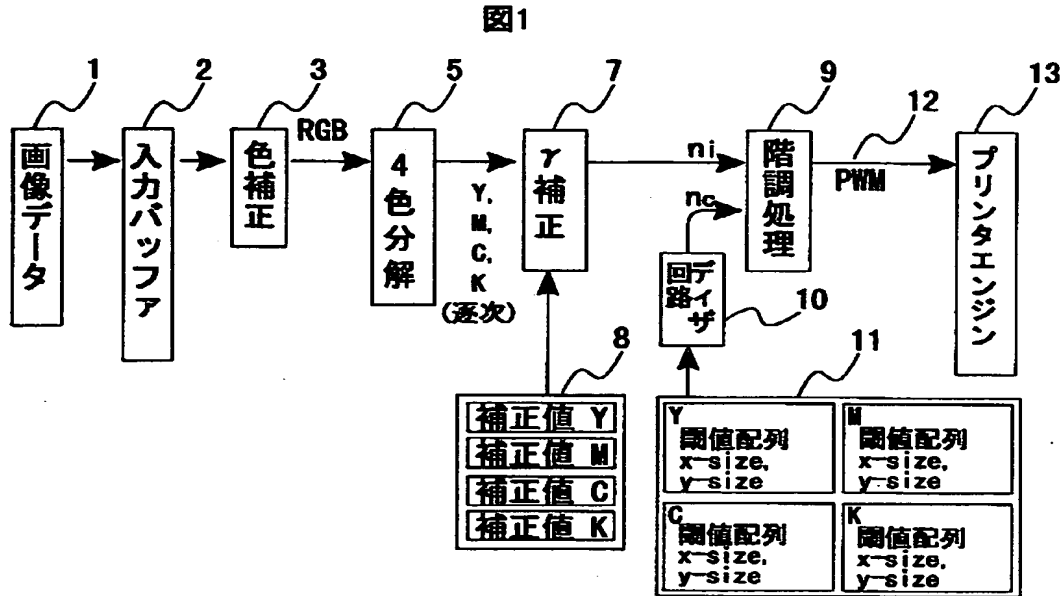
45…比較回路、

46…選択回路、

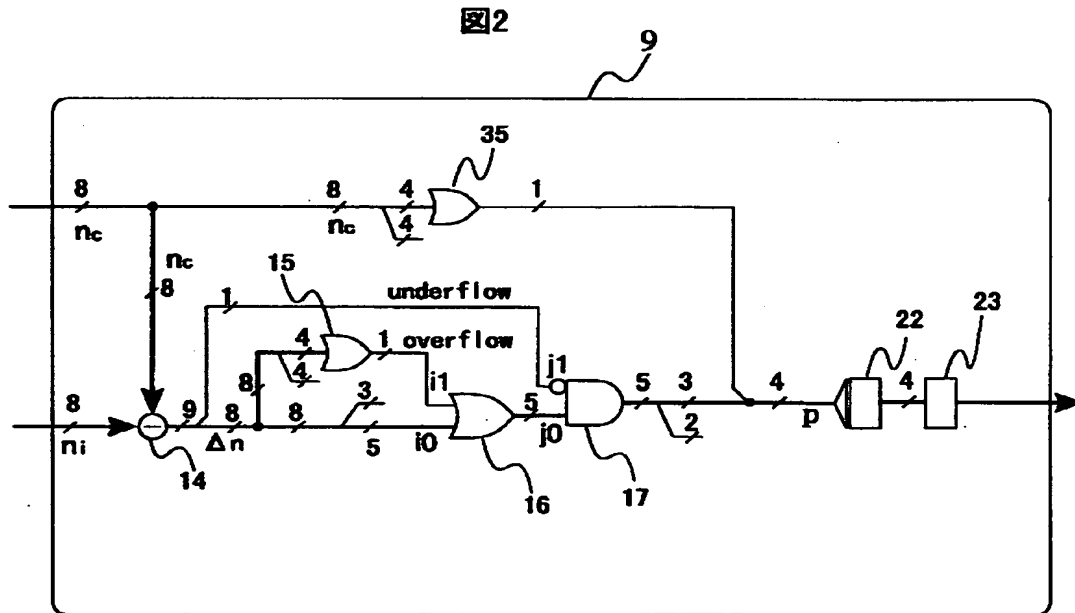
47…選択回路。

【書類名】 図面

【図 1】



【図 2】



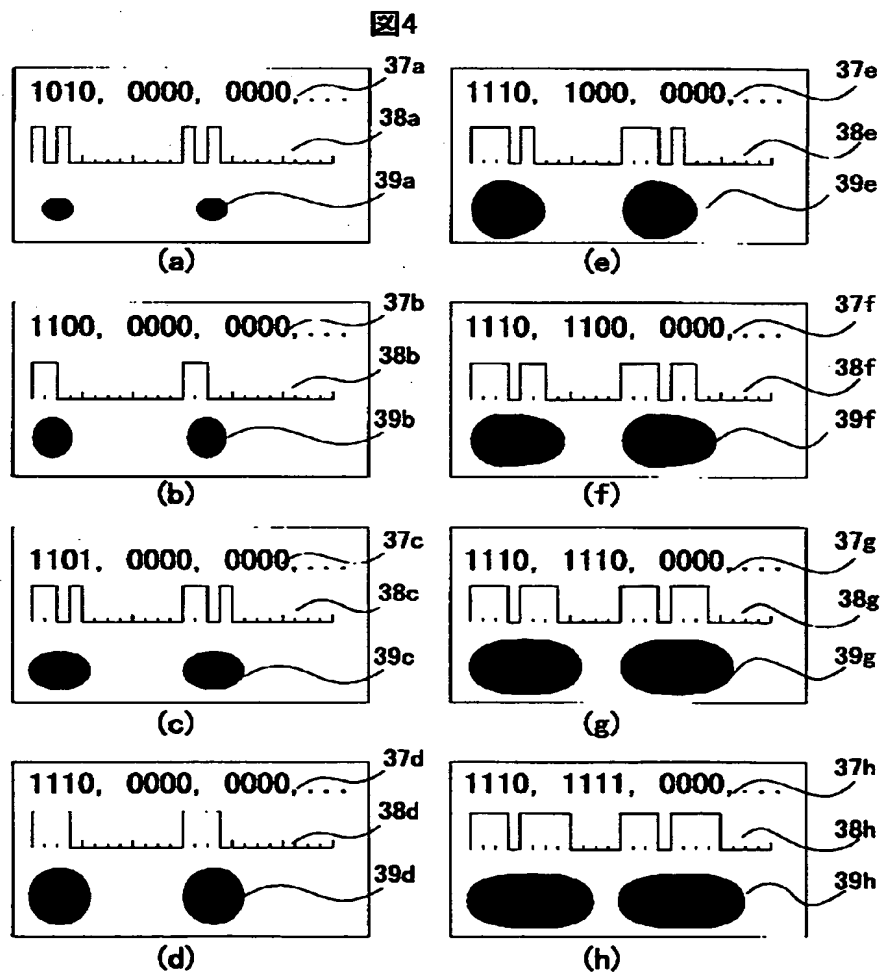
【図 3】

図3

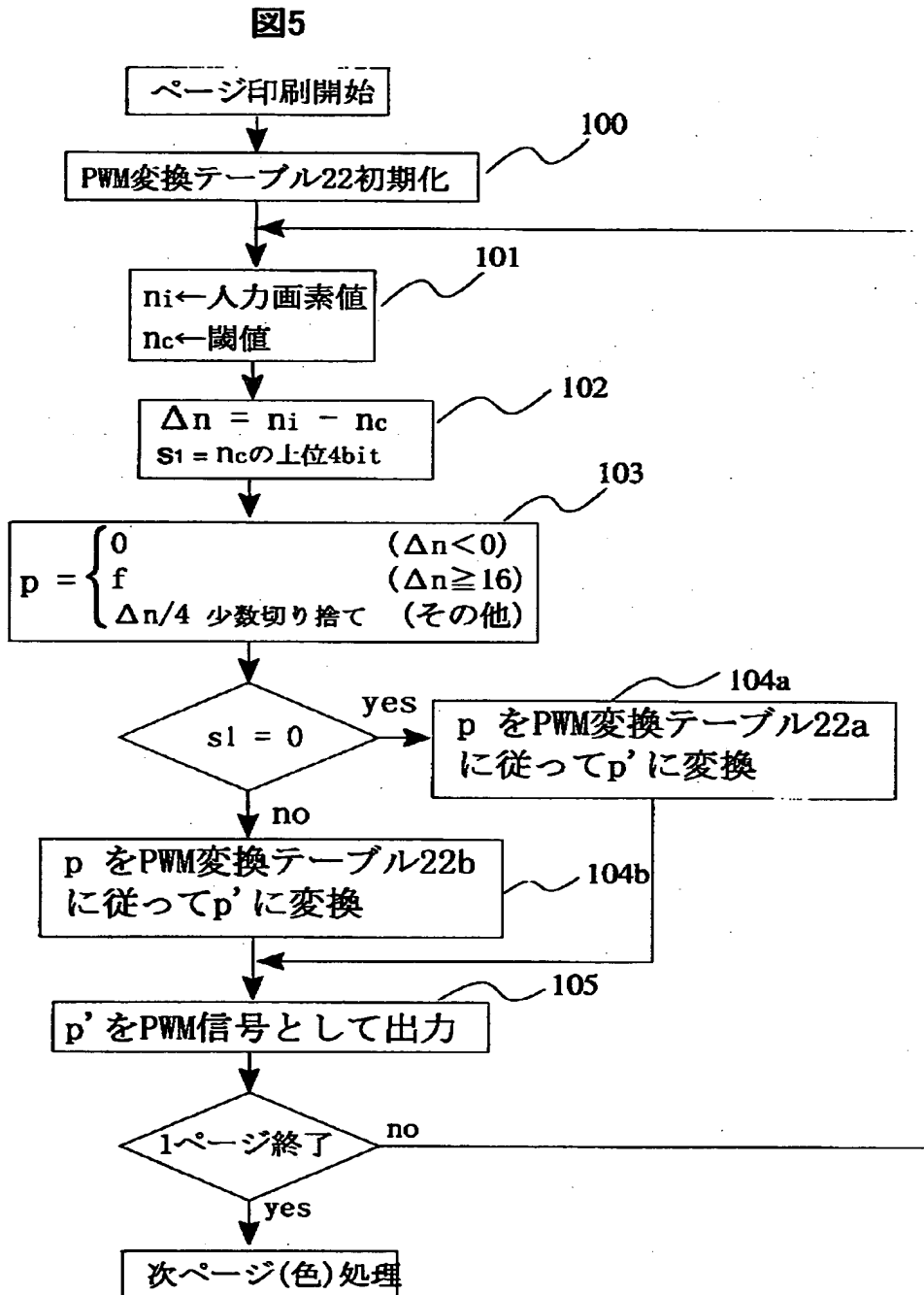
入力値 (2進)	PWMパルス パターン値	入力値 (2進)	PWMパルス パターン値
0000	0000	1000	0000
0001	1010	1001	1000
0010	1100	1010	1100
0011	1101	1011	1110
0111	1110	1111	1111

22a                      22b

【図 4】

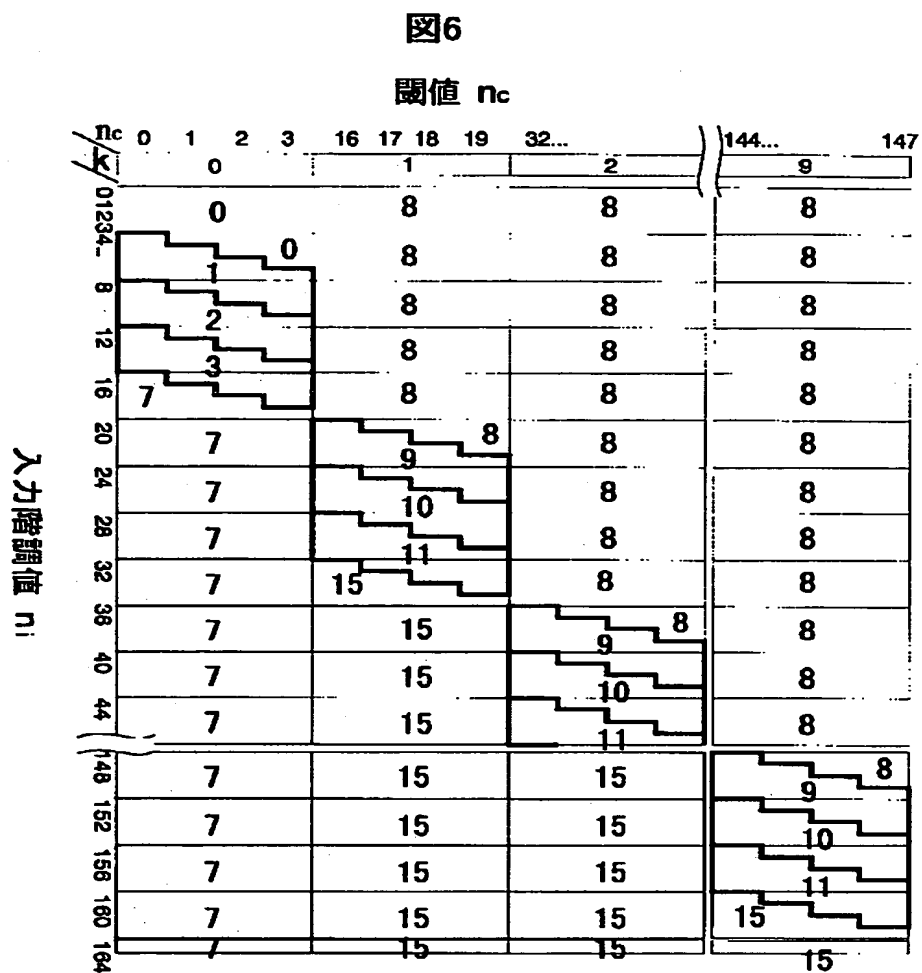


【図5】



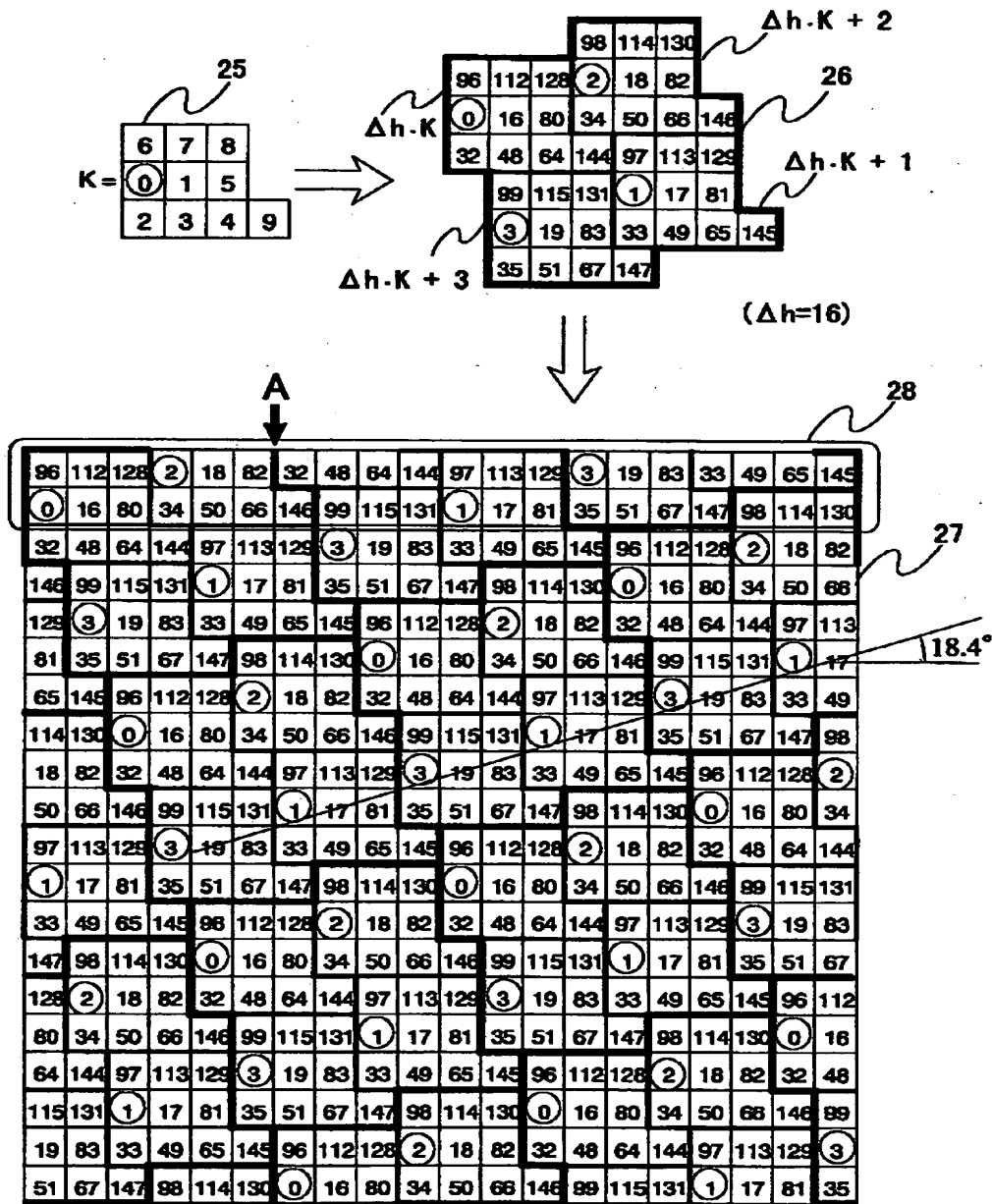


【図 6】



【図7】

図7



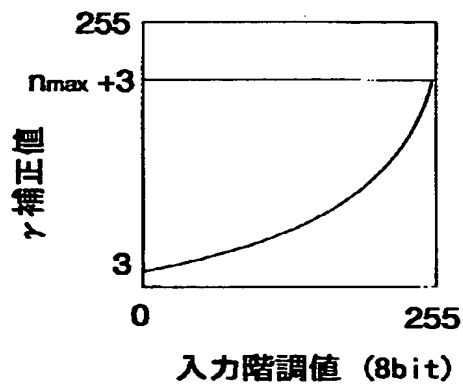
【図 8】

図8

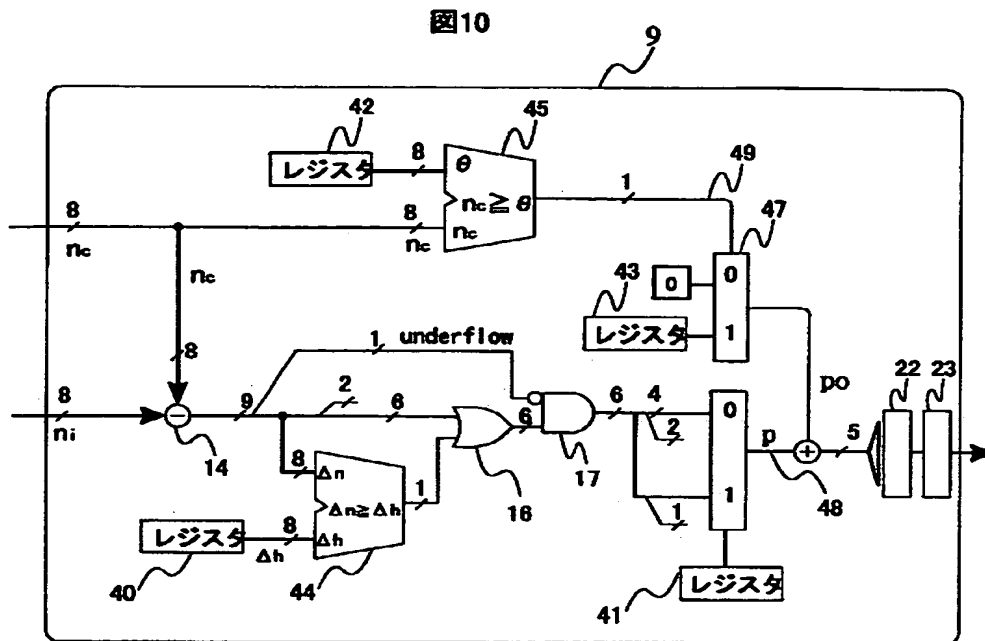
	基本閾値パターン K	$\theta$	セル数	総階調数 $r_{\max}$																				
(a)	<table><tr><td>6</td><td>7</td><td>8</td><td>9</td></tr><tr><td>0</td><td>1</td><td>5</td><td></td></tr><tr><td>2</td><td>3</td><td>4</td><td></td></tr></table>	6	7	8	9	0	1	5		2	3	4		$71.6^\circ$	10	161								
6	7	8	9																					
0	1	5																						
2	3	4																						
(b)	<table><tr><td>6</td><td>7</td><td>8</td></tr><tr><td>0</td><td>1</td><td>5</td></tr><tr><td>2</td><td>3</td><td>4</td></tr></table>	6	7	8	0	1	5	2	3	4	$0^\circ$	9	145											
6	7	8																						
0	1	5																						
2	3	4																						
(c)	<table><tr><td></td><td>5</td><td>6</td></tr><tr><td>7</td><td>0</td><td>1</td><td>4</td></tr><tr><td></td><td>2</td><td>3</td></tr></table>		5	6	7	0	1	4		2	3	$45^\circ$	8	129										
	5	6																						
7	0	1	4																					
	2	3																						
(d)	<table><tr><td>0</td><td>1</td></tr><tr><td>2</td><td>3</td><td>4</td></tr></table>	0	1	2	3	4	$26.5^\circ$	5	81															
0	1																							
2	3	4																						
(e)	<table><tr><td>6</td><td>7</td><td>8</td><td>2</td></tr><tr><td>0</td><td>1</td><td>5</td><td>2</td></tr><tr><td>2</td><td>3</td><td>4</td><td>3</td><td>4</td><td>5</td></tr><tr><td>9</td><td>0</td><td>1</td><td>3</td><td>4</td><td>5</td></tr></table>	6	7	8	2	0	1	5	2	2	3	4	3	4	5	9	0	1	3	4	5	$26.5^\circ$	20 (16)	256
6	7	8	2																					
0	1	5	2																					
2	3	4	3	4	5																			
9	0	1	3	4	5																			

【図 9】

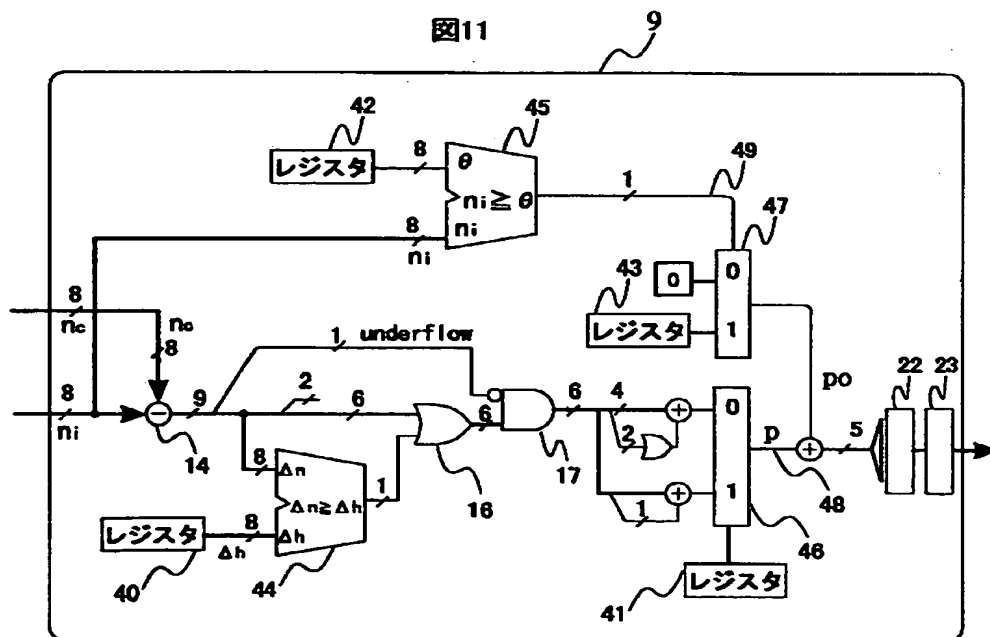
図9



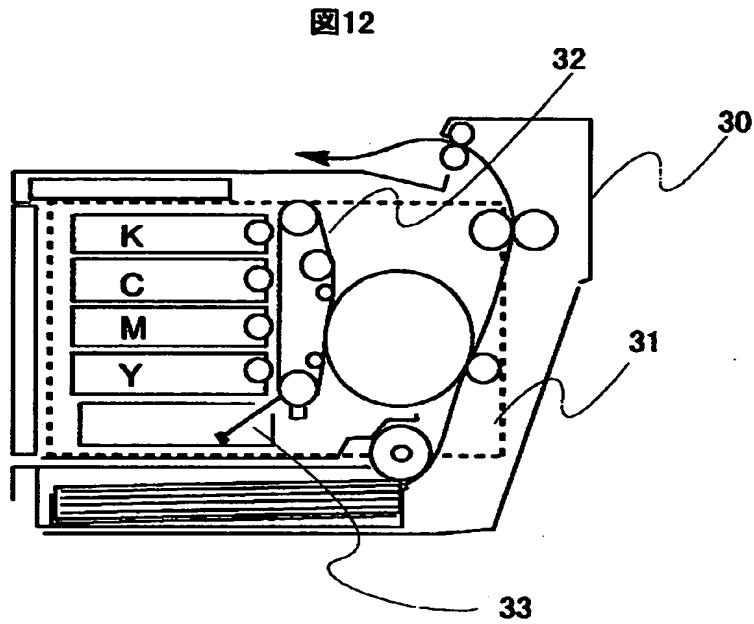
【図 10】



【図 11】



【図 1 2】



【書類名】 要約書

【要約】

【課題】

レーザープリンタの画像処理装置において、ハイライト階調密度が高く安定な高密度階調処理を小規模のメモリと回路で実現する。

【解決手段】

レーザーパルス幅変調（PWM）による階調制御と、4つの網点間で階調を分散する分散網点階調処理を併用するとともに、閾値の上位bitの値により、ハイライトにおけるPWMパルスパターンを不連続パターンに切り替えることにより解決される。

【選択図】 図2

出 願 人 履 歴 情 報

識別番号 [000005108]

1. 変更年月日 1990年 8月31日  
[変更理由] 新規登録  
住 所 東京都千代田区神田駿河台4丁目6番地  
氏 名 株式会社日立製作所